

## DEVELOPPEMENT CONJOINT HW/SW SUR CARTE XILINX ML507 SOUS LINUX EMBARQUE

### Contexte de l'étude :

Intégration d'un bloc IP dans un design SoPC pour carte Virtex-5 ML507, mise en œuvre de Linux embarqué, développement du driver Linux pour le bloc IP et développement de l'application de test

### Mots clés :

Linux – ISE Xilinx- carte Xilinx Virtex-5 ML507

### Descriptif :

Dans le cadre d'un « grand TP » qui ferait la synthèse de tous les enseignements de l'option SE, il convient de mettre en œuvre un environnement de développement conjoint HW/SW sur carte Xilinx Virtex-5 ML507 avec les outils Xilinx ISE sous Linux embarqué.

Il convient d'intégrer dans un premier un bloc IP fourni (timer 64 bits) dans un design de référence SoPC puis régénérer le fichier de programmation du circuit FPGA Virtex-5 de la carte ML507. On testera le périphérique ainsi intégré. On intégrera ensuite ce nouveau design dans le portage Linux embarqué pour la carte ML507 (fichier DTS *Device Tree*). On développera ensuite le driver Linux d'accès au timer 64 bits puis on créera une application Linux de test du timer utilisant le driver. Le rapport du projet sera écrit dans l'esprit d'en faire le support du « grand TP ».

### Matériels disponibles :

PC – carte Xilinx Virtex-5 ML507

### Informations :

- [http://www.xilinx.com/support/documentation/virtex-5\\_board\\_and\\_kit\\_documentation.htm](http://www.xilinx.com/support/documentation/virtex-5_board_and_kit_documentation.htm)