

Configuration d'une liaison Ethernet entre un ordinateur et une application FPGA.

Contexte :

L'équipe « ingénierie des systèmes neuromorphiques » du laboratoire IMS conçoit des simulateurs de réseaux de neurones matériels. Ces simulateurs sont constitués d'une partie analogique (circuits intégrés reproduisant l'activité des neurones), et numérique (acheminement des données du réseau entre les neurones). L'interface de ces système est fournie par un ordinateur à travers une liaison série type RS232 (pour les applications lentes / la configuration) ou une liaison PCI (application temps réel). La liaison PCI est vieillissante et l'accès physique à la carte mère limite les possibilités d'application.

Objectif du projet :

Parmi les interfaces à l'étude, la liaison Ethernet est envisagée. L'objectif de ce projet est d'établir un système de communication entre l'ordinateur (interface de contrôle et de stockage) et un FPGA connecté à la partie applicative. Le travail effectué devra répondre à des critères spécifiques :

- priorité aux faibles latences (au détriment du débit si nécessaire)
- accès depuis diverses plateformes logicielles
- présentation des performances (évaluation et/ou recherche bibliographique)

Le travail effectué devra être suffisamment documenté pour permettre une utilisation et une modification selon l'application cible. Les choix techniques seront justifiés par rapport aux performances obtenues et au temps limité de développement. Les solutions intéressantes mais non retenues seront également proposées avec leur avantages et handicaps.

La plateforme de développement, est basée sur un Xilinx Virtex 5 associé au composant DP83865 qui prend en charge la communication matérielle.